

目 录

1. 产品概述	3
2. 主要特性	3
3. 管脚配置	6
4. 系统结构	7
5. 中央处理器	8
5.1 指令集	8
5.2 ROM	11
5.3 RAM	12
5.4 CPU SFR	13
5.5 SFR	16
5.6 OPTION	18
6. 时钟系统	20
7. 工作模式	21
8. 中断系统	22
8.1 INT Function	22
8.2 INT SFR	22
9. 通用输入输出端口(GPIO)	27
9.1 GPIO SFR	27
10. 端口资源映射(Resource Map)	31
11. 定时器(TIMER)	32
11.1 TIMER0	32
11.2 TIMER1	34
11.3 TIMER2	36
12. PWM	38
12.1 PWM SFR	38
12.2 PWM配置流程	40
13. 低电压检测(LVD)	41
14. 模数转换器(ADC)	42
14.1 ADC SFR	42
14.2 ADC配置流程	45
15. 看门狗定时器(WDT)	46
16. 复位系统(RESET)	47
17. 电气特性	49
17.1 电气特性极限参数	49
17.2 直流特性	49
17.3 振荡器特性	50
17.4 ADC特性	50
17.5 RF指标	51
17.6 TX指标	51
17.7 RX指标	51
18. 封装尺寸图	52

18.1 SOP16封装	52
19. 历史记录	53

珠海泰芯半导体版权所有，未经授权，请勿复制和传播！

A/D 型 8-Bit 无线 MCU

1. 产品概述

TX8W7000 是一款支持 2.4G 无线通信功能，高性能低功耗的一款 RISC 内核的 A/D 型 8 位无线 MCU，工作主频最高为 8MHz，内置 2K*16bit OTP ROM、112*8bit SRAM、12 位高精度 ADC、RTC、TIMER、PWM 等功能。主要应用于消费类电子产品。

TX8W7000 是一款嵌入基带通信协议的单片 2.4GHz 收发芯片，工作在 2.4GHz~2.483GHz 世界通用的 ISM 频段，适用于超低功耗无线应用领域。该芯片集成了射频收发器、频率合成器、多通信模式控制器、调制器、解调器等功能模块。可以对输出功率、频道选择以及协议的设置等用途进行灵活配置。采用 GFSK，FSK 调制，支持 2Mbps，1Mbps 的数据速率，最大发射功率可以达到 8dBm，接收灵敏度在 1Mbps 速率下可以达到 -90dBm。

2. 主要特性

■ 工作电压

- 8MHz @3.0-3.6V
- 4MHz @2.0-3.0V

■ CPU

- RISC 内核，支持 71 条指令
- 程序存储器 OTP ROM: 2K*16bit (烧录 1 次) 1K*16bit (烧录 2 次)
- 数据存储器 SRAM: 112*8bit
- 8 级硬件堆栈
- 复位地址位于 000h
- 4 档指令周期分频可设: 2T/4T/8T/16T 分频
- 支持直接与间接数据寻址方式

■ 中断

- 7 种中断源: TIMER0, TIMER1, TIMER2, INT0, INT1, ADC, LVD
- 2 级中断优先级可设，高优先级中断入口地址: 018h，低优先级中断入口地址: 008h

■ I/O 口

- 14 个双向 I/O 端口，带 SMIT 输入，内置上拉电阻及下拉电阻
- P0 可配置为开漏输出
- 所有端口均支持输入电平变化唤醒功能
- P15 与 P14, P13 与 P12 可配置为并联大电流口，增大驱动能力
- 上/下拉电阻可同时配置使能输出 1/2VDD 电压，用以软件模拟 LCD 驱动
- P07 只可配置为开漏输出，无 CMOS 输出

■ ADC

- 12 位 ADC
- 13 路外部输入通道 (ADC0 ~ADC12)，2 路内部通道 (内部 VDD/4，内部 GND)
- 3 种参考电压可选：VDD、外部参考电压 VREF、内部基准电压 (1.024V、2.048V、3.072V)

■ 定时器/PWM

- TIMER0: 8 位自动装载型，支持预分频
- TIMER1: 8 位自动装载型，支持预分频，4 路 PWM 输出 (PWM0、PWM2、PWM3、PWM4)
- TIMER2: 8 位自动装载型，支持预分频，可实现 RTC 计数产生 8 种精准定时时间 (0.5S、1S、2S、4S、10S、20S、30S、60S)

■ 资源映射

- PWM0 可映射至所有非 PWM 输出的 I/O 端口
- INT0 可映射至所有非外部中断的 I/O 端口

■ 复位及保护系统

- 3 种系统复位方式：上电复位(POR)、低压复位(LVR)、WDT 溢出复位
- 8 级 LVR 阈值可选：关闭、1.8V、2.0V、2.2V、2.4V、2.7V、2.9V、3.6V (误差±0.1V)
- 4 档 WDT 溢出时间可选：8ms、16ms、128ms、256ms
- 8 级 LVD 阈值可选：2.0V、2.2V、2.5V、2.7V、2.9V、3.2V、4.0V、4.3V (误差±0.1V)

■ 省电模式

- IDLE 模式：仅 CPU 停止，所有中断、WDT 溢出、输入 IO 电平变化可唤醒
- STOP 模式：CPU 和外设都停止，外部中断、RTC 中断、WDT 溢出、输入 IO 电平变化可唤醒
- 最低静态功耗 2.5uA @25°C\WDT DISABLE\3V\LVD DISABLE

■ 时钟系统

- 内部 RC 高频振荡器 16MHz 精度：±1.5%(typ)
- 内部 RC 低频振荡器 32KHz 精度：±10%(typ)
- 外部晶振 32.768KHz

■ 无线部分特性

- 通信频段：2.400GHz ~2.483GHz
- 支持 BLE 广播包
- 支持长包模式 (最大 255Byte)
- 数据速率：2Mbps, 1Mbps
- 调制方式：GFSK, FSK
- 126 个射频信道

■ 射频综合器

- 完全集成频率合成器
- 不需要外部环路滤波器 (LF) 和压控振荡器 (VCO)
- 可接受低成本的晶体：±60ppm 16MHz 晶体

■ 发射器

- 可编程的发射功率：-34 ~ +8 dBm
- 发射功率为 0dBm 时，工作电流为 17mA

■ 接收器

- 快速 AGC 功能
- 集成通道滤波器
- 空口速率为 2Mbps 时，工作电流为 18mA
- 空口速率为 2Mbps 时，接收灵敏度为-87dBm
- 空口速率为 1Mbps 时，接收灵敏度为-90dBm

■ 封装及应用场景

TX8W7000 提供 SOP16 封装形式，应用场合：

- 无线鼠标和键盘
- 玩具和无线音频
- 无线游戏手柄
- 有源无线标签
- 智能家居及安防系统
- 电视和机顶盒遥控
- 无线工控
- 无线航模

■ 抗干扰能力

- HBM ESD: >4KV

■ 工作温度范围

- -40℃ ~ 85℃

珠海泰芯半导体版权所有，未经授权，请勿复制和传播！

3. 管脚配置

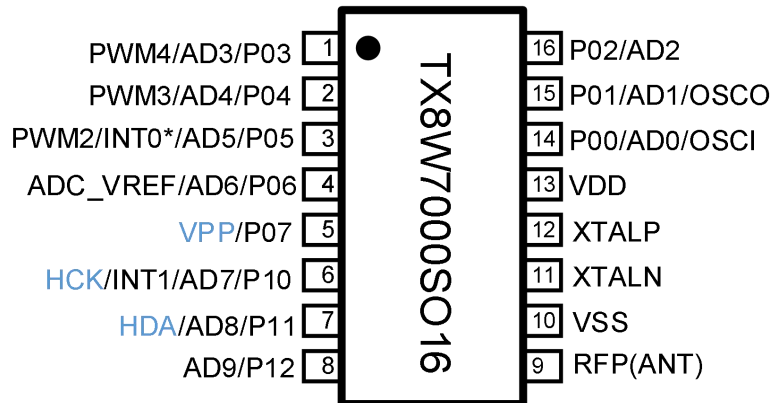


图 1 SOP16 管脚示意图

表 1 管脚信号说明表

管脚名称	IO类型	管脚说明
VDD	P	电源
VSS	P	地
HCK	I	烧录时钟线
HDA	I/O	烧录数据线
P07/VPP	I/OD/P	开漏输出/VPP高压脚
ADC_VREF	I	ADC参考电压输入
OSCI/OSCO	I	晶振接入脚
Pxx	I/O	输入/输出GPIO
ADx	I	ADC输入通道
INTx	I	外部中断输入脚
PWMx	O	PWM输出脚
XTALP/XTALN	I	16MHz晶振输入
RFP(ANT)	I	RF天线接口

注：PIN 类型

I => 仅有 CMOS 输入;

O => CMOS/NMOS 输出;

P => 电源/地;

OD => 开漏输出;

PWM0*、INT0*可映射到其他管脚，详见章节 10

4. 系统结构

基于 RISC 的架构绝大部分指令都只需一个指令执行周期，少部分需要两个指令执行周期。内置 2K*16bit OTP，112*8bit SRAM；同时，内部集成了 ADC、TIMER、PWM、RC16M、RC32K、XTAL、WDT、LVD 等外设。

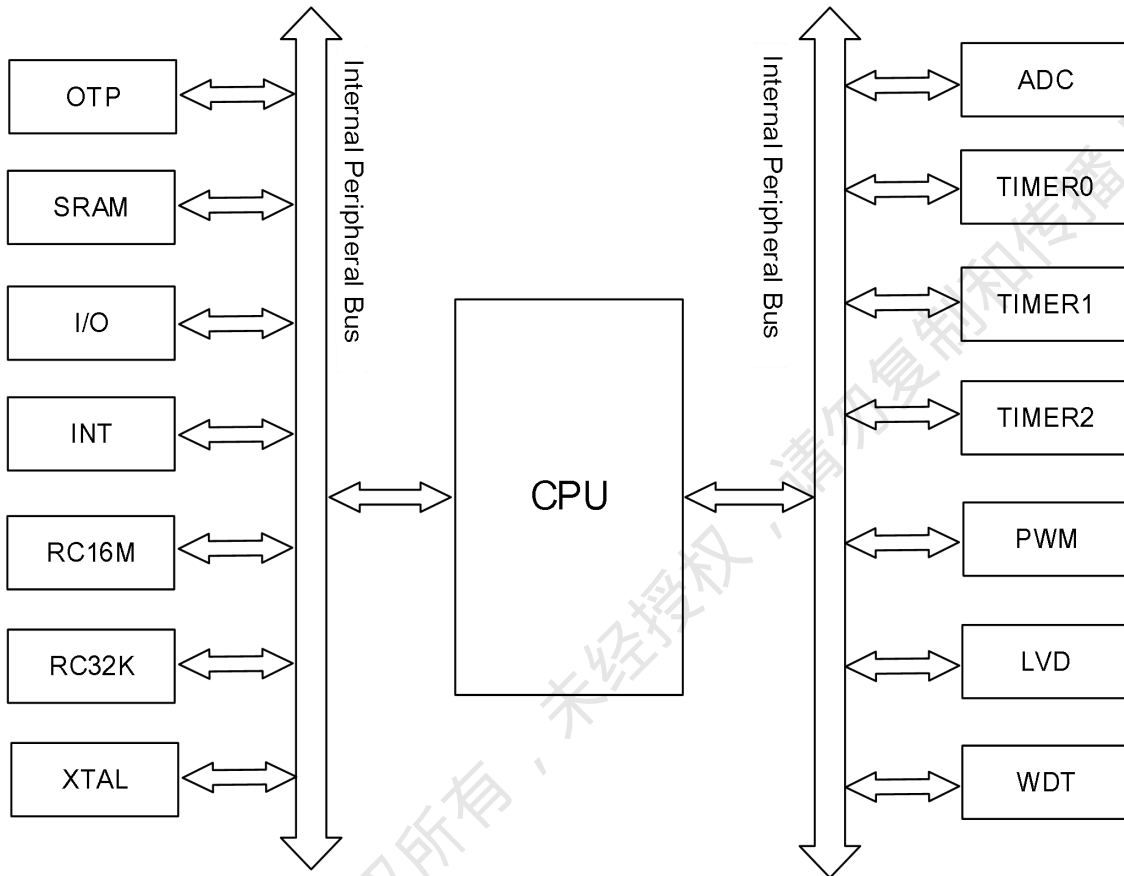


图 2 系统框图

5. 中央处理器

5.1 指令集

表 2 MCU 指令集

类别	指令格式	指令意义	指令周期	标志位
算术运算	ADDK K	$A \leftarrow A + K$	1	C DC Z
	ADD A, R	$A \leftarrow A + R$	1	
	ADDR A, R	$R \leftarrow A + R$	1	
	ADDC A, R	$A \leftarrow A + R + C$	1	
	ADDCR A, R	$R \leftarrow A + R + C$	1	
	SUBK K	$A \leftarrow A - K$	1	
	SUB A, R	$A \leftarrow A - R$	1	
	SUBR A, R	$R \leftarrow A - R$	1	
	SUBC A, R	$A \leftarrow A - R - (\sim C)$	1	
	SUBCR A, R	$R \leftarrow A - R - (\sim C)$	1	
	DAR R	A 进行 BCD 调整, 存入到 R 中	1	C
	DAA	A 进行 BCD 调整, 存入到 A 中	1	C
	DAAF	A 进行 BCD 调整, 存入到 A 中	1	C DC
逻辑运算	ANDK K	$A \leftarrow A \& K$	1	Z
	AND A, R	$A \leftarrow A \& R$	1	Z
	ANDR A, R	$R \leftarrow A \& R$	1	Z
	CPL R	$A \leftarrow \text{NOT}(R)$	1	Z
	CPLR R	$R \leftarrow \text{NOT}(R)$	1	Z
	ORK K	$A \leftarrow A K$	1	Z
	OR A, R	$A \leftarrow A R$	1	Z
	ORR A, R	$R \leftarrow A R$	1	Z
	XORK K	$A \leftarrow A \wedge K$	1	Z
	XOR A, R	$A \leftarrow A \wedge R$	1	Z
	XORR A, R	$R \leftarrow A \wedge R$	1	Z
BCPL R, b	R 的第 b 个位取反, 然后送给 R	1	~	
递增和递减指令	INC R	$A \leftarrow R + 1$	1	Z
	INCR R	$R \leftarrow R + 1$	1	Z
	INCSZ R	$A \leftarrow R + 1$, 如果 $A=0$, 则跳过下一条指令	1 or 2	~
	INCSZRR	$R \leftarrow R + 1$, 如果 $R=0$, 则跳过下一条指令	1 or 2	~
	DEC R	$A \leftarrow R - 1$	1	Z
	DECR R	$R \leftarrow R - 1$	1	Z

	DECSZ R	$A \leftarrow R - 1$, 如果 $A=0$, 则跳过下一条指令	1 or 2	~
	DECSZR R	$R \leftarrow R - 1$, 如果 $R=0$, 则跳过下一条指令	1 or 2	~
移位指令	RLC R	$A \leftarrow R$ 带进位循环左移 1 位	1	C
	RLCR R	$R \leftarrow R$ 带进位循环左移 1 位	1	C
	RRC R	$A \leftarrow R$ 带进位循环右移 1 位	1	C
	RRCR R	$R \leftarrow R$ 带进位循环右移 1 位	1	C
	RL R	$A \leftarrow R$ 循环左移 1 位	1	~
	RLR R	$R \leftarrow R$ 循环左移 1 位	1	~
	RR R	$A \leftarrow R$ 循环右移 1 位	1	~
	RRR R	$R \leftarrow R$ 循环右移 1 位	1	~
数据传送	MOV A, R	$A \leftarrow R$	1	Z
	MOV R, A	$R \leftarrow A$	1	~
	MOVK K	$A \leftarrow K$	1	~
	MOVRR R	$R \leftarrow R$, 两个 R 为同一地址, 影响 Z	1	Z
	XCH R	A/R 内容对调	1	~
位操作	BCLR R, b	$R[b] \leftarrow 0$	1	~
	BSET R, b	$R[b] \leftarrow 1$	1	~
转移指令	JMP AA	$PC \leftarrow AA$, AA 为 13bit 值, JMP 可跳转范围为 8K ROM 空间	2	~
	BTSZ R, b	如果 $R[b]=0$, 则跳过下一条指令	1 or 2	~
	BTSNZ R, b	如果 $R[b]=1$, 则跳过下一条指令	1 or 2	~
	CALL AA	Push pc+1, then $PC \leftarrow AA$, AA 为 13bit 值, CALL 可跳转范围为 8K ROM 空间	2	~
	RET	PC 值出栈	2	~
	RETK K	PC 值出栈同时 K 赋给累加器 A	2	~
	RETI	PC 值出栈同时 $GIE=1$	2	~
	SZR R	$R \leftarrow R$, 如果 $R=0$, 则跳过下一条指令	1 or 2	~
	SZ R	$A \leftarrow R$, 如果 $R=0$, 则跳过下一条指令	1 or 2	~
	SE R	如果 $A=R$, 则跳过下一条指令	1 or 2	C Z
SEK K	如果 $A=K$, 则跳过下一条指令	1 or 2	C Z	
其他指令	NOP	空指令不作任何操作	1	~
	CLR R	把 R 赋 0	1	Z
	SET R	把 R 赋 0xff	1	~
	CLRWDT	Clear WDT	1	~
	SWAP R	R 的高四位和低四位交换, 结果放入	1	~

		A		
	SWAPR R	R 的高四位和低四位交换, 结果放入 R	1	~
	STOP	芯片进入 STOP 状态	1	~
	IDLE	芯片进入 IDLE 状态	1	~
	MPSEL AA	[MPH0,MPL0] = AA, AA 为 9bit 值设置间接寻址地址寄存器	1	~
	MSTEP K	$MP \leftarrow MP + K$ ($-128 \leq K \leq 127$)	1	~
	ESTEP K	$EADR \leftarrow EADR + K$ ($-128 \leq K \leq 127$)	1	~
查表	MOVC R	[EDATH, R] \leftarrow ROM[EADRH, EADRL] 把 ROM 地址(EADRH, EADRL)中的值高 8 位赋给 EDATH, 低 8 位赋值给 R	2	~

参数说明:

R: 数据存储器地址
b: 位选择(0~7)
DC: 半加进位标志

A: 工作寄存器
PC: 程序计数器
Z: 结果为零标志

K: 立即数
C: 进位标志

5.2 ROM

2K×16bit 的存储空间，由 11 位 PC 指针访问，复位地址为 000h，中断入口地址 008h 或 018h，支持 8 级堆栈，程序存储器、INFO 区和堆栈结构如下：

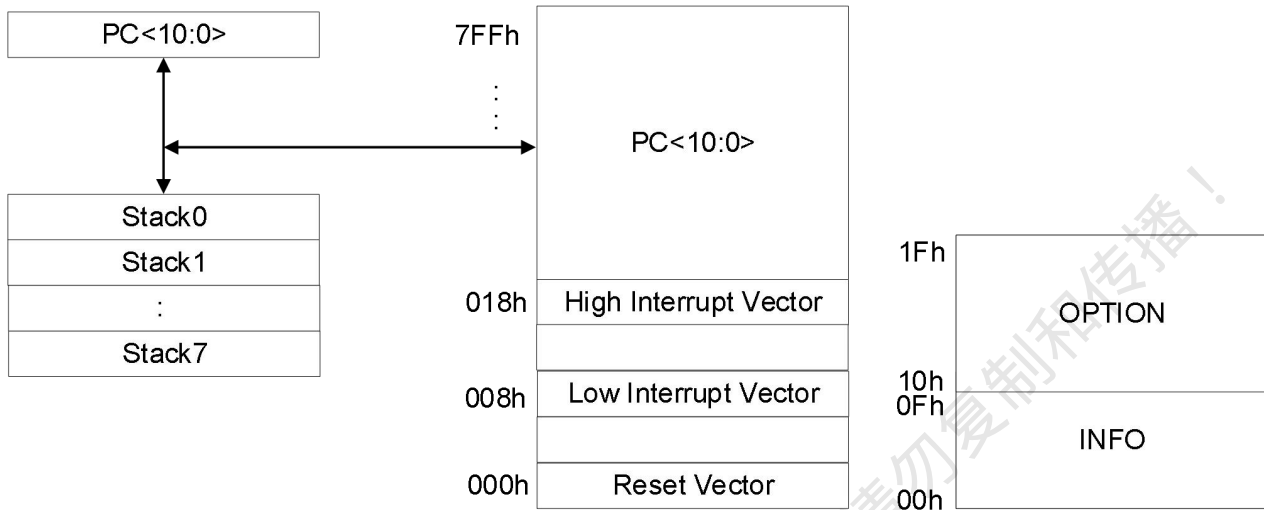


图 3 程序存储器 ROM

说明：堆栈级数为 8 级，如果用户使用时超过此级数，则会导致功能出错；INFO 区只能储存数据，用户程序通过 MOV_C 指令来读取 INFO 区数据，详见 5.4 中 EADR_H 说明。

5.3 RAM

芯片集成 112×8bit 的数据存储空间。逻辑地址和物理地址映射关系如下：

逻辑地址		物理地址
000h	SFR	000h
07Fh		07Fh
080h	SRAM	000h
0EFh		06Fh

图 4 数据存储器 SRAM

1. 直接寻址

SFR/SRAM 地址空间都可直接寻址，地址在指令编码中指定。

2. 间接寻址

间接寻址空间包括所有 SRAM、SFR 空间。间接寻址时通过间接寻址地址寄存器{MPH0,MPL0}来访问其所指向的地址，其与直接寻址时的地址是完全一致的。IAR0 不是一个实际的物理地址。

珠海泰芯半导体版权所有，未经授权，请勿复制和传播！

5.4 CPU SFR

CPU 模块相关寄存器:

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
000h	IAR0	通过{MPH0,MPL0}访问数据区(不是一个实际的物理地址)								xxxx xxxx
002h	MPL0	MPL0[7:0]								0000 0000
003h	MPH0	-							MPH0	---- --0
006h	STATUS	-	-	-	-	-	Z	DC	C	---- -xxx
007h	ACC	ACC[7:0]								xxxx xxxx
008h	PCL	PCL[7:0]								0000 0000
009h	EADRH	INFOS	-			EADDRH[2:0]				0--- -000
00Ah	EADRL	EADDRL[7:0]								xxxx xxxx
00Bh	EDATH	EDATH[7:0]								xxxx xxxx

- 间接寻址寄存器(IAR0, MPH0, MPL0)

IAR0 不是一个实际的物理地址。间接寻址时通过间接寻址地址寄存器{MPH0,MPL0}来访问其所指向的地址，其与直接寻址时的地址是完全一致的。

- 状态寄存器(STATUS, 006h)

状态寄存器包含运算标志，结果标志。

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	-	-	Z	DC	C
Access	-	-	-	-	-	R/W	R/W	R/W
Default	-	-	-	-	-	x	x	x

Bit[2] Z: 零标志

1: 算术或逻辑操作结果为 0

0: 算术或逻辑操作结果不为 0

Bit[1] DC: 半字节辅助进位标志/借位标志，

用于进位时，1 表示有进位，0 表示无进位

用于借位时，1 表示无借位，0 表示有借位

Bit[0] C: 进位标志/借位标志，

用于进位时，1 表示有进位，0 表示无进位

用于借位时，1 表示无借位，0 表示有借位

● 累加器(ACC, 007h)

累加器 ACC 是最常用的寄存器，指令系统中采用 A 作为助记符。常用来存放参加计算或者逻辑运算的操作数及结果。

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	ACC[7:0]							
Access	R/W							
Default	0xxx							

● PC 指针低 8 位(PCL, 008h)

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	PCL[7:0]							
Access	R/W							
Default	0x00							

PCL 只能通过 **ADDR A, PCL** 指令跳转（注：执行此指令后 $PC_NEXT=PC_NOW+1+ACC$, $PCL=PC_NEXT[7:0]$ ；除此指令外，对 PCL 操作的其他指令不能改变 PC 值）。

软件可以读取它得到 PC 的低 8 位的值，比如：“MOV A,PCL”等。

● MOV C 地址寄存器(EADDRH, 009h)

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	INFOS	-				EADDRH[2:0]		
Access	R/W	-				R/W		
Default	0	-				000		

Bit[7] INFOS: MOV C 指令对 INFO ROM 区访问选择位

1: MOV C 指令访问 INFO ROM 区

0: MOV C 指令访问 CODE ROM 区

Bit[2:0] EADDRH[2:0]: 读取程序存储器的地址高 3 位

● MOV C 地址寄存器(EADRL, 00Ah)

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	EADRL[7:0]							
Access	R/W							
Default	0x00							

Bit[7:0] EADRL[7:0]: 读取程序存储器的地址低 8 位

● MOV C 数据寄存器(EDATH, 00Bh)

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	EDATH[7:0]							
Access	R/W							
Default	0xxx							

Bit[7:0] EDATH[7:0]: MOV C 指令从程序存储器中读取的高 8 位数据。

ROM[EADRH, EADRL]→[EDATH, R], 即把 ROM 地址[EADRH, EADRL]中的值高 8 位赋给 SFR 的 EDATH, 低 8 位赋值给 SRAM 的 R 地址

举例：将程序存储器地址 0123h 中的数据传送到 SFR 的 EDATH 和 55h, 然后再将高 8 位数据赋值给 ACC

```
MOVK  0x01
MOV   EADRH,A  //send ROM Hbyte address to EADRH
MOVK  0x23
MOV   EADRL,A  //send ROM Lbyte address to EADRL
MOVC  0x55
MOV   A, EDATH //send Hbyte data to ACC
```

珠海泰芯半导体版权所有，未经授权，请勿复制和传播！

5.5 SFR

特殊功能寄存器（SFR）包含系统专用寄存器和辅助专用寄存器，详细描述如下：

表 3 特殊寄存器列表（SFR）

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值	
000h	IAR0	通过{MPH0,MPL0}访问数据区(不是一个实际的物理地址)								xxxx xxxx	
002h	MPL0	MPL0[7:0]								0000 0000	
003h	MPH0	-								MPH0	---- --0
006h	STATUS	-	-	-	-	-	Z	DC	C	---- -xxx	
007h	ACC	ACC[7:0]								xxxx xxxx	
008h	PCL	PCL[7:0]								0000 0000	
009h	EADRH	INFOS	-				EADDRH[2:0]			0--- -000	
00Ah	EADRL	EADDRL[7:0]								xxxx xxxx	
00Bh	EDATH	EDATH[7:0]								xxxx xxxx	
00Ch	IE0	GIE/GIEL	GIEH	-	INT1IE	INT0IE	T2IE	T1IE	T0IE	00-0 0000	
010h	IF0	-			INT1IF	INT0IF	T2IF	T1IF	T0IF	---0 0000	
011h	IE1	-						ADCIE	LVDIE	---- --00	
012h	IF1	-						ADCIF	LVDIF	---- --00	
013h	IP0	IPEN	-		INT1IP	INT0IP	T2IP	T1IP	T0IP	0--0 0000	
014h	IP1	-						ADCIP	LVDIP	---- --00	
015h	INTS	-				INT1S[1:0]		INT0S[1:0]		---- 0000	
016h	INTEN	-						EINT1	EINT0	---- --00	
017h	WDTCON	LRCEN	WDTSEL	WDTEN	TO	PD	PS[2:0]			1011 1111	
01Ah	P0	P07	P06	P05	P04	P03	P02	P01	P00	xxxx xxxx	
01Bh	P0OD	P0OD7	P0OD6	P0OD5	P0OD4	P0OD3	P0OD2	P0OD1	P0OD0	0000 0000	
01Ch	P0PH	P0PH7	P0PH6	P0PH5	P0PH4	P0PH3	P0PH2	P0PH1	P0PH0	1111 1111	
01Dh	P0PD	P0PD7	P0PD6	P0PD5	P0PD4	P0PD3	P0PD2	P0PD1	P0PD0	0000 0000	
01Eh	P0OE	P0OE7	P0OE6	P0OE5	P0OE4	P0OE3	P0OE2	P0OE1	P0OE0	1111 1111	
01Fh	P0WK	P0WK7	P0WK6	P0WK5	P0WK4	P0WK3	P0WK2	P0WK1	P0WK0	0000 0000	
020h	P1	-		P15	P14	P13	P12	P11	P10	--xx xxxx	
022h	P1PH	-		P1PH5	P1PH4	P1PH3	P1PH2	P1PH1	P1PH0	--11 1111	
023h	P1PD	-		P1PD5	P1PD4	P1PD3	P1PD2	P1PD1	P1PD0	--00 0000	
024h	P1OE	-		P1OE5	P1OE4	P1OE3	P1OE2	P1OE1	P1OE0	--11 1111	
025h	P1WK	-		P1WK5	P1WK4	P1WK3	P1WK2	P1WK1	P1WK0	--00 0000	
02Dh	MAP0	INT0M[3:0]				PWM0M[3:0]				0101 1000	
02Eh	LVDCON0	LVDOUT	LVDEN	-			LVDSEL[2:0]			00-- -000	
02Fh	PCON	OSCOUT	-						LVREN	0--- --1	

030h	T0CON0	-			T0FS[2:0]			T0EN		---- 0000
031h	T0C	T0C[7:0]								0000 0000
033h	T0OVR	T0OVR[7:0]								xxxx xxxx
035h	T1CON0	-			T1FS[2:0]			T1EN		---- 0000
037h	T1OVR	T1OVR[7:0]								xxxx xxxx
039h	T1C	T1C[7:0]								0000 0000
03Bh	T2CON0	-	T2CKS	-	T2FS[2:0]			T2EN		--0- 0000
03Dh	T2C	T2C[7:0]								0000 0000
03Fh	T2OVR	T2OVR[7:0]								xxxx xxxx
050h	PWMCON0	HPWM1EN	-		PWM4EN	PWM3EN	PWM2EN	PWM1EN	PWM0EN	0--0 0000
051h	PWMCON1	HPWM1S	-		PWM4S	PWM3S	PWM2S	PWM1S	PWM0S	0--0 0000
053h	PWMD0	PWMD0[7:0]								xxxx xxxx
055h	PWMD1	PWMD1[7:0]								xxxx xxxx
057h	PWMD2	PWMD2[7:0]								xxxx xxxx
059h	PWMD3	PWMD3[7:0]								xxxx xxxx
05Bh	PWMD4	PWMD4[7:0]								xxxx xxxx
05Fh	PWM1DZ	-		DZF[2:0]			DZL[2:0]			--00 0000
060h	ADCON0	-	ADCCK[1:0]		ADCE	-				-000 ----
061h	ADCON1	-	-		ADCS	ADCEN	ADCVREF[2:0]			0--0 0000
062h	ADCON2	-				ADCADDR[3:0]				---- 0000
064h	ADCCFG0	ADCCH7	ADCCH6	ADCCH5	ADCCH4	ADCCH3	ADCCH2	ADCCH1	ADCCH0	0000 0000
065h	ADCCFG1	-			ADCCH12	ADCCH11	ADCCH10	ADCCH9	ADCCH8	--0 0000
066h	ADCOL	ADCOL[7:0]								0000 0000
067h	ADCOH	-			ADCOH[3:0]				---- 0000	

说明：-：无效位，回读为‘0’ x：不定态

5.6 OPTION

表 4 配置选项 0(010h)

名称	位	默认值	说明
LVRSEL[2:0]	[6:4]	011	低电压复位点选择 000: 关闭 001: 1.8V 010: 2.0V 011: 2.2V 100: 2.4V 101: 2.7V 110: 2.9V 111: 3.6V
SUT[2:0]	[3:1]	111	PWRT & WDT 计数周期选择位 (其值必须是分频率的倍数) 111: PWRT = WDT prescaler rate = 16ms (default) 110: PWRT = WDT prescaler rate = 8ms 101: PWRT = WDT prescaler rate = 256ms 100: PWRT = WDT prescaler rate = 128ms 011: PWRT = 128us WDT prescaler rate = 16ms 010: PWRT = 128us WDT prescaler rate = 8ms 001: PWRT = 128us WDT prescaler rate = 256ms 000: PWRT = 128us WDT prescaler rate = 128ms
XTALS	[0]	1	32.768KHz 晶体振荡器选择 1: P00\P01 不复用为 XTAL 0: P00\P01 复用为 XTAL

表 5 配置选项 1(011h)

名称	位	默认值	说明
P14PEN	[14]	1	保留
P13PEN	[13]	1	保留
PROTECT	[12]	1	代码保护选择位 1: 代码不加密 OTP code protection off (默认) 0: 代码加密 OTP code protection on
CODEORG	[11]	1	1: 2K 程序范围 0: 1K 程序范围
IPSEL[1:0]	[4:3]	11	指令周期选择位(Instructions Period Select) 11: 4T (4 个 RC16M 周期) 10: 2T (2 个 RC16M 周期) 00: 8T (8 个 RC16M 周期) 01: 16T (16 个 RC16M 周期)

珠海泰芯半导体版权所有，未经授权，请勿复制和传播！

6. 时钟系统

本芯片支持三个时钟源：RC16M、RC32K 及 XTAL，其中 16MHz 的晶振为 RF 提供，系统时钟结构如下图所示：

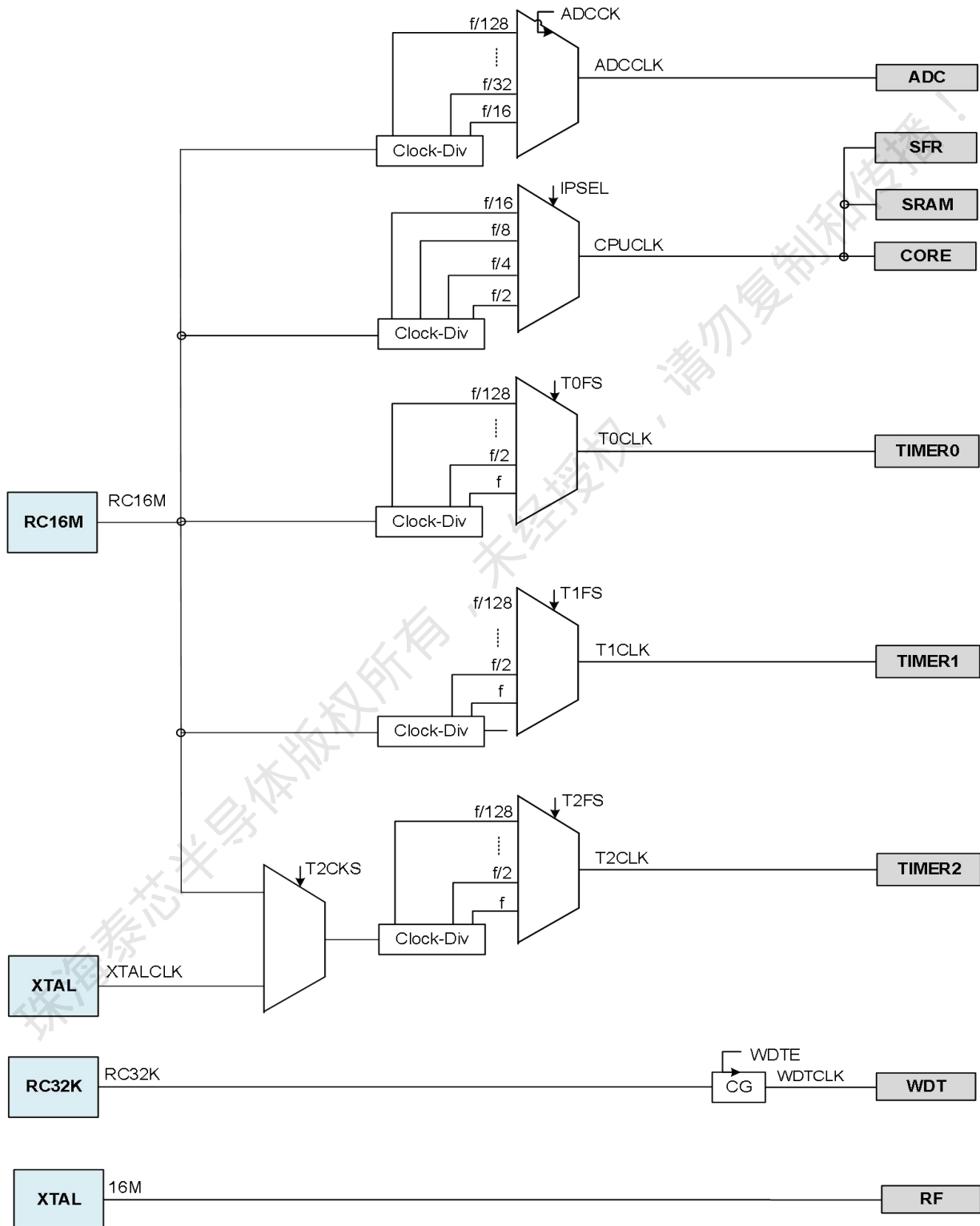
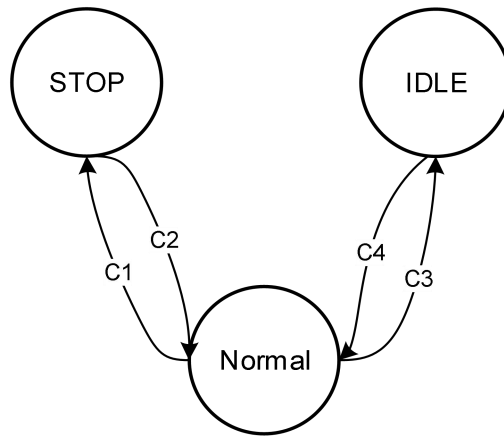


图 5 时钟结构图

7. 工作模式

支持 Normal 模式、STOP 模式、IDLE 模式。模式描述如下：



- C1: 执行STOP指令
- C2: 从STOP模式唤醒
- C3: 执行IDLE指令
- C4: 从IDLE模式唤醒

图 6 工作模式转换图

STOP 模式

CPU 及外设都停止工作，PD 位清零，TO 位置 1，看门狗清零同时保持运行状态，RC16M 停振，I/O 维持原状。

唤醒方式：

1. 外部中断 0、外部中断 1 可唤醒 STOP 模式。
2. WDT 溢出可唤醒 STOP 模式。
3. IO 口电平变化可唤醒 STOP 模式。
4. TIMER2 工作于 RTC 模式时，RTC 中断（复用 TIMER2 中断）可唤醒 STOP 模式。

IDLE 模式

IDLE 模式下，除 CPU 外，其他外设都可工作。

唤醒方式：

1. 所有中断都可唤醒 IDLE 模式。
2. WDT 溢出可唤醒 IDLE 模式。
3. IO 口电平变化可唤醒 IDLE 模式。

8. 中断系统

系统有如下 7 个中断源：

- 1) TIMER0 溢出中断
- 2) TIMER1 溢出中断
- 3) TIMER2 溢出中断
- 4) INT0 中断
- 5) INT1 中断
- 6) ADC 中断
- 7) LVD 中断

8.1 INT Function

1. IF0/IF1 为中断标志寄存器，记录处理器所发生的中断。IE0/IE1 为中断使能寄存器。IPEN 为中断优先级控制寄存器。
2. 中断允许总控位 GIE/GIEL 有两个功能：当 IPEN 为 0 时，其为全局中断 GIE 使能位；当 IPEN 为 1，其为低优先级中断 GIEL 全局使能位。
3. 如需使用两级中断，需设置 IPEN=1, GIEH=1,GIEL=1。
4. 支持两种中断优先级（高和低），所有中断源都可单独配置为高优先级或低优先级。允许低优先级中断服务程序嵌套高优先级中断服务程序，不允许同优先级之间的中断嵌套。
5. 两个中断入口地址：008h 和 018h。当 IPEN 为 0 时，入口地址为 008h；当 IPEN 为 1 时，低优先级入口地址为 008h，高优先级中断入口地址切换到 018h。
6. 进入中断服务程序前，PC、ACC 及 STATUS 会被硬件自动压栈保护。
7. 当中断优先级 IPEN 为 0 时，所有中断源的都为低优先级（软件错误地配置为高优先级时，硬件将强行将其变为低优先级）。

8.2 INT SFR

中断模块相关寄存器

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
00Ch	IE0	GIE/GIEL	GIEH	-	INT1IE	INT0IE	T2IE	T1IE	T0IE	00-0 0000
010h	IF0	-			INT1IF	INT0IF	T2IF	T1IF	T0IF	---0 0000
011h	IE1	-						ADCIE	LVDIE	---- --00
012h	IF1	-						ADCIF	LVDIF	---- --00
013h	IP0	IPEN	-		INT1IP	INT0IP	T2IP	T1IP	T0IP	0--0 0000
014h	IP1	-						ADCIP	LVDIP	---- --00
015h	INTS	-				INT1S[1:0]		INT0S[1:0]		---- 0000
016h	INTEN	-						EINT1	EINT0	---- --00

• 中断屏蔽寄存器 0(IE0, 00Ch):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	GIE/GIEL	GIEH	-	INT1IE	INT0IE	T2IE	T1IE	T0IE

Access	R/W	R/W	-	R/W	R/W	R/W	R/W	R/W
Default	0	0	-	0	0	0	0	0

Bit[7] **GIE/GIEL**: 中断允许控制位

当 IPEN 为低电平时:

1: 使能所有没有屏蔽的中断

0: 禁止所有中断

当 IPEN 为高电平时:

1: 使能所有低优先级中断

0: 禁止所有低优先级中断

Bit[6] **GIEH**: 高优先级中断允许控制位

1: 使能所有高优先级中断

0: 禁止所有高优先级中断

Bit[4] **INT1IE**: INT1 中断屏蔽位

1: 使能外部中断 1

0: 禁止外部中断 1

Bit[3] **INT0IE**: INT0 中断屏蔽位

1: 使能外部中断 0

0: 禁止外部中断 0

Bit[2] **T2IE**: TIMER2 溢出中断屏蔽位

1: 使能 TIMER2 溢出中断

0: 禁止 TIMER2 溢出中断

Bit[1] **T1IE**: TIMER1 溢出中断屏蔽位

1: 使能 TIMER1 溢出中断

0: 禁止 TIMER1 溢出中断

Bit[0] **TOIE**: TIMER0 溢出中断屏蔽位

1: 使能 TIMER0 溢出中断

0: 禁止 TIMER0 溢出中断

• 中断屏蔽寄存器 1(IE1, 011h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name							ADCIE	LVDIE
Access							R/W	R/W
Default							0	0

Bit[1] **ADCIE**: ADC 中断屏蔽位

1: 使能 ADC 中断

0: 禁止 ADC 中断

Bit[0] **LVDIE**: LVD 中断屏蔽位

1: 使能 LVD 中断

0: 禁止 LVD 中断

• 中断标志寄存器(IF0, 010h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-			INT1IF	INT0IF	T2IF	T1IF	T0IF
Access	-			R/W	R/W	R/W	R/W	R/W
Default	-			0	0	0	0	0

- Bit[4] **INT1IF**: 外部中断 1 标志, 软件写 0 清, 写 1 保持
 Bit[3] **INT0IF**: 外部中断 0 标志, 软件写 0 清, 写 1 保持
 Bit[2] **T2IF**: TIMER2 溢出中断标志, 软件写 0 清, 写 1 保持
 Bit[1] **T1IF**: TIMER1 溢出中断标志, 软件写 0 清, 写 1 保持
 Bit[0] **T0IF**: TIMER0 溢出中断标志, 软件写 0 清, 写 1 保持

• 中断标志寄存器(IF1, 012h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-						ADCIF	LVDIF
Access	-						R/W	R/W
Default	-						0	0

- Bit[1] **ADCIF**: ADC 中断标志, 软件写 0 清, 写 1 保持
 Bit[0] **LVDIF**: LVD 中断标志, 软件写 0 清, 写 1 保持

• 中断优先级控制寄存器 0(IP0, 013h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	IPEN	-		INT1IP	INT0IP	T2IP	T1IP	T0IP
Access	R/W	-		R/W	R/W	R/W	R/W	R/W
Default	0	-		0	0	0	0	0

- Bit[7] **IPEN**: 中断优先级使能位
 1: 使能中断优先级
 0: 禁止中断优先级
 Bit[4] **INT1IP**: INT1 中断优先级选择位
 1: INT1 中断为高优先级
 0: INT1 中断为低优先级
 Bit[3] **INT0IP**: INT0 中断优先级选择位
 1: INT0 中断为高优先级
 0: INT0 中断为低优先级
 Bit[2] **T2IP**: T2 中断优先级选择位
 1: T2 中断为高优先级
 0: T2 中断为低优先级
 Bit[1] **T1IP**: T1 中断优先级选择位
 1: T1 中断为高优先级
 0: T1 中断为低优先级

Bit[0] **TOIP**: T0 中断优先级选择位
 1: T0 中断为高优先级
 0: T0 中断为低优先级

• 中断优先级控制寄存器 1(IP1, 014h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-						ADCIP	LVDIP
Access	-						R/W	R/W
Default	-						0	0

Bit[1] **ADCIP**: ADC 中断优先级选择位
 1: ADC 中断为高优先级
 0: ADC 中断为低优先级

Bit[0] **LVDIP**: LVD 中断优先级选择位
 1: LVD 中断为高优先级
 0: LVD 中断为低优先级

• 外部中断触发方式选择寄存器(INTS, 015h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-				INT1S[1:0]		INT0S[1:0]	
Access	-				R/W		R/W	
Default	-				00		00	

Bit[3:2] **INT1S**: 外部中断 1 触发方式选择
 00: 下降沿触发
 01: 下降沿触发
 10: 上升沿触发
 11: 下降沿或上升沿触发

Bit[1:0] **INT0S**: 外部中断 0 触发方式选择
 00: 下降沿触发
 01: 下降沿触发
 10: 上升沿触发
 11: 下降沿或上升沿触发

• 外部中断使能寄存器(INTEN, 016h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-						EINT1	EINT0
Access	-						R/W	R/W
Default	-						0	0

Bit[1] **EINT1**: 外部中断 1 使能选择
 1: 外部中断 1 使能
 0: 外部中断 1 不使能

Bit[0] **EINT0**: 外部中断 0 使能选择
 1: 外部中断 0 使能

0: 外部中断 0 不使能

注意：除了外部中断，当有中断条件产生时，无论对应的中断屏蔽位或全局允许位状态如何，中断标志位都将置 1。而外部中断只有在外部中断使能开启后才会将标志位置 1。

说明：当系统从中断子程序返回时需要将对应的中断标志位清零，只能采用如下几种方式：

1. MOV 指令清相应的中断标志位。以清 T0IF 为例，清除方法如下所示：

```
MOVK 0xFE
```

```
MOV IF0,A
```

2. BCLR 指令清相应的中断标志位。以清 T0IF 为例，清除方法如下所示：

```
BCLR IF0,0
```

3. ANDR, XORR 指令清相应中断标志位。以清 T0IF，且用 ANDR 指令为例，清除方法如下所示：

```
MOVK 0xFE
```

```
ANDR A, IF0
```

说明： 1. call 指令堆栈满后产生中断，中断不会立即响应，需等到 call 指令出栈后再响应中断。

2. call 指令 7 级堆栈后，产生低优先级中断，在低优先级中断处理过程中高优先级中断无法响应。

9. 通用输入输出端口(GPIO)

共有两组 GPIO 口，共 11 个 I/O 口，其中 P0 口为 8 脚 I/O 口，P1 口为 3 脚 I/O 口。

9.1 GPIO SFR

GPIO 模块相关寄存器：

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
01Ah	P0	P07	P06	P05	P04	P03	P02	P01	P00	xxxx xxxx
01Bh	P0OD	P0OD7	P0OD6	P0OD5	P0OD4	P0OD3	P0OD2	P0OD1	P0OD0	0000 0000
01Ch	P0PH	P0PH7	P0PH6	P0PH5	P0PH4	P0PH3	P0PH2	P0PH1	P0PH0	1111 1111
01Dh	P0PD	P0PD7	P0PD6	P0PD5	P0PD4	P0PD3	P0PD2	P0PD1	P0PD0	0000 0000
01Eh	P0OE	P0OE7	P0OE6	P0OE5	P0OE4	P0OE3	P0OE2	P0OE1	P0OE0	1111 1111
01Fh	P0WK	P0WK7	P0WK6	P0WK5	P0WK4	P0WK3	P0WK2	P0WK1	P0WK0	0000 0000
020h	P1	-	-	-	-	-	P12	P11	P10	--xx xxxx
022h	P1PH	-	-	-	-	-	P1PH2	P1PH1	P1PH0	--11 1111
023h	P1PD	-	-	-	-	-	P1PD2	P1PD1	P1PD0	--00 0000
024h	P1OE	-	-	-	-	-	P1OE2	P1OE1	P1OE0	--11 1111
025h	P1WK	-	-	-	-	-	P1WK2	P1WK1	P1WK0	--00 0000

• P0 端口读写数据寄存器(P0, 01Ah):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	P07	P06	P05	P04	P03	P02	P01	P00
Access	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Default	x	x	x	x	x	x	x	x

Bit[7:0] **P0[i]**: P0[i]端口读写数据

读该寄存器：如果是做输入时，读的数据是外部输入；如果是做输出时，读的数据是 P1 寄存器值。

写该端口，为输出模式时写数据从管脚输出；为输入模式则不影响管脚。

• P0 开漏使能寄存器(P0OD, 01Bh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	P0OD7	P0OD6	P0OD5	P0OD4	P0OD3	P0OD2	P0OD1	P0OD0
Access	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Default	0	0	0	0	0	0	0	0

Bit[7:0] **P0OD[i]**: P0[i]开漏使能

1: 使能

0: 禁止

• P0 上拉电阻使能寄存器(P0PH, 01Ch):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	P0PH7	P0PH6	P0PH5	P0PH4	P0PH3	P0PH2	P0PH1	P0PH0
Access	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Default	1	1	1	1	1	1	1	1

Bit[7:0] **P0PH[i]**: P0[i]内部上拉使能

- 1: 禁止
- 0: 使能

• P0 下拉电阻使能寄存器(P0PD, 01Dh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	P0PD7	P0PD6	P0PD5	P0PD4	P0PD3	P0PD2	P0PD1	P0PD0
Access	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Default	0	0	0	0	0	0	0	0

Bit[7:0] **P0PD[i]**: P0[i]的下拉电阻使能

- 1: 使能下拉电阻
- 0: 禁止下拉电阻

• P0 I/O 方向控制寄存器(P0OE, 01Eh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	P0OE7	P0OE6	P0OE5	P0OE4	P0OE3	P0OE2	P0OE1	P0OE0
Access	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Default	1	1	1	1	1	1	1	1

Bit[7:0] **P0OE[i]**: P0 I/O 方向控制使能，系统复位以后设置为输入（高阻抗）

- 1: 输入（高阻抗）
- 0: 输出

• P0 唤醒模式使能(P0WK, 01Fh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	P0WK7	P0WK6	P0WK5	P0WK4	P0WK3	P0WK2	P0WK1	P0WK0
Access	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Default	0	0	0	0	0	0	0	0

Bit[7:0] **P0WK[i]**: P0 电平变化唤醒使能，只有配置为通用 GPIO 功能输入时才有效

- 1: 使能唤醒
- 0: 禁止唤醒

• P1 端口读写数据寄存器(P1, 020h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	-	-	P12	P11	P10
Access	-	-	-	-	-	R/W	R/W	R/W
Default	-	-	-	-	-	x	x	x

Bit[5:0] **P1[i]**: P1[i]端口读写数据

读该寄存器：如果是做输入时，读的数据是外部输入；如果是做输出时，读的数据是 P0 寄存器值。
写该端口，为输出模式时写数据从管脚输出；为输入模式则不影响管脚。

• P1 上拉电阻使能寄存器(P1PH, 022h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	-	-	P1PH2	P1PH1	P1PH0
Access	-	-	-	-	-	R/W	R/W	R/W
Default	-	-	-	-	-	1	1	1

Bit[5:0] **P1PH[i]**: P1[i]内部上拉使能

- 1: 禁止
- 0: 使能

• P1 下拉电阻使能寄存器(P1PD, 023h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	-	-	P1PD2	P1PD1	P1PD0
Access	-	-	-	-	-	R/W	R/W	R/W
Default	-	-	-	-	-	0	0	0

Bit[5:0] **P1PD[i]**: P1[i]的下拉电阻使能

- 1: 使能下拉电阻
- 0: 禁止下拉电阻

• P1 I/O 方向控制寄存器(P1OE, 024h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	-	-	P1OE2	P1OE1	P1OE0
Access	-	-	-	-	-	R/W	R/W	R/W
Default	-	-	-	-	-	1	1	1

Bit[5:0] **P1OE[i]**: P1 I/O 方向控制使能，系统复位以后设置为输入（高阻抗）

- 1: 输入（高阻抗）
- 0: 输出

• P1 唤醒模式使能(P1WK, 025h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	-	-	P1WK2	P1WK1	P1WK0
Access	-	-	-	-	-	R/W	R/W	R/W
Default	-	-	-	-	-	0	0	0

Bit[5:0] **P1WK[i]**: P1 电平变化唤醒使能，只有配置为通用 GPIO 功能输入时才有效

- 1: 使能唤醒
- 0: 禁止唤醒

说明:

- 1) P0/P1 有相应的上拉/下拉控制位(**P0PH/P0PD/P1PH/P1PD** 寄存器)来设置使能。如果设置为输出模式，内部上拉/下拉功能会自动关闭。
- 2) P0 有相应的开漏控制位(**P0OD** 寄存器)来设置使能开漏输出。当开漏配置有效且数据寄存器值为 1 时，即使配置为输出模式，上拉功能也可以开启。

10. 端口资源映射(Resource Map)

支持 PWM0 可映射到非 PWM 的 IO 口输出。支持 INT0 可映射到所有 IO 口（INT1 的 P10 除外）

- 资源映射寄存器 0(MAP0, 02Dh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	INT0M[3:0]				PWM0M[3:0]			
Access	R/W				R/W			
Default	0x5				0x8			

Bit[7:4] **INT0M**: INT0 输入 IO 口按如下方式配置:

INT0M	IO 口
0x0	P00
0x1	P01
0x2	P02
0x3	P03
0x4	P04
0x5	P05
0x6	P06
0x7	P07
0x8	P11
0x9	P12
Others	无外部中断功能

Bit[3:0] **PWM0M**: PWM0 输出 IO 口按如下方式配置:

PWM0M	IO 口
0x0	P00
0x1	P01
0x2	P02
0x3	P06
0x4	P10
0x5	P11
0x6	P12
Others	异常

注意：切换映射端口前，把相应的中断使能或 PWM 使能关闭

11. 定时器(TIMER)

共包括 3 个 TIMER, 其功能分别如下:

TIMER名称	位宽	定时功能	PWM功能	RTC功能
TIMER0	8	Y	N	N
TIMER1	8	Y	Y	N
TIMER2	8	Y	N	Y

11.1 TIMER0

TIMER0 为 8 位向上定时器, 其从 T0OVR 开始计数, 当其计数值达到 0xFF 后, 产生 TIMER0 溢出信号。特性如下:

1. 支持时钟预分频功能;
2. 定时功能。

TIMER0 模块相关寄存器:

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值	
030h	T0CON0	-				T0FS[2:0]			T0EN	----	0000
031h	T0C	T0C[7:0]								0000	0000
033h	T0OVR	T0OVR[7:0]								XXXX	XXXX

• **TIMER0 控制寄存器(T0CON0, 030h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-				T0FS[2:0]			T0EN
Access	-				R/W			R/W
Default	-				000			0

Bit[3:1] **T0FS:** TIMER0 工作于定时模式时时钟分频选择

- 000: 不分频
- 001: 2 分频
- 010: 4 分频
- 011: 8 分频
- 100: 16 分频
- 101: 32 分频
- 110: 64 分频
- 111: 128 分频

Bit[0] **T0EN:** TIMER0 使能位

- 1: 使能 TIMER0
- 0: 禁止 TIMER0

• **TIMER0 计数值(T0C, 031h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T0C[7:0]							
Access	R							
Default	0x00							

Bit[7:0] **T0C[7:0]**: TIMER0 计数值

• **TIMER0 计数周期值(T0OVR, 033h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T0OVR[7:0]							
Access	R/W							
Default	0xxx							

Bit[7:0] **T0OVR[7:0]**: 预设置的定时周期寄存器，实际定时周期为：**0xFF - T0OVR + 1**

TIMER0 能被配置为普通的定时模式，当 TIMER0 被启动后，定时周期寄存器 T0OVR 的值将会被装载到定时器中，当定时器的计数器计满后将产生 TIMER0 溢出信号，同时 T0OVR 将会由硬件重新自动装载到计数器中。

TIMER0 工作于定时模式时的配置流程如下：

1. 配置时钟分频 T0FS;
2. 配置 T0OVR;
3. 使能 TIMER0;
4. 计满溢出后，产生溢出信号。

11.2 TIMER1

TIMER1 为 8 位向上定时器，其从 T1OVR 开始计数，当其计数值达到 0xFF 后，产生 TIMER1 溢出信号。其特性如下：

1. 支持时钟预分频功能；
2. 定时功能。

TIMER1 模块相关寄存器：

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值	
035h	T1CON0	-				T1FS[2:0]			T1EN	----	0000
037h	T1OVR	T1OVR[7:0]								xxxx	xxxx
039h	T1C	T1C[7:0]								0000	0000

• **TIMER1 控制寄存器 0(T1CON0, 035h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-				T1FS[2:0]			T1EN
Access	-				R/W			R/W
Default	-				000			0

Bit[3:1] **T1FS**: TIMER1 时钟分频选择

- 000: 不分频
- 001: 2 分频
- 010: 4 分频
- 011: 8 分频
- 100: 16 分频
- 101: 32 分频
- 110: 64 分频
- 111: 128 分频

Bit[0] **T1EN**: TIMER1 使能位

- 1: 使能 TIMER1
- 0: 禁止 TIMER1

• **TIMER1 预设置的周期寄存器(T1OVR, 037h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T1OVR[7:0]							
Access	R/W							
Default	0xxx							

Bit[7:0] **T1OVR[7:0]**: TIMER1 预设置的周期寄存器

• **TIMER1 计数寄存器(T1C, 039h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T1C[7:0]							
Access	R							
Default	0x00							

Bit[7:0] **T1C[7:0]**: TIMER1 计数值

定时器 **TIMER1** 能被配置为普通的定时模式，当 **TIMER1** 被启动后，定时周期寄存器的值将会被装载到定时器中，当定时器的计数器计满后将产生 **TIMER1** 溢出信号，同时周期寄存器将会由硬件重新自动装载到计数器中，然后启动向上计数。

TIMER1 工作于定时模式时的配置流程如下：

1. 配置时钟分频 **T1FS**；
2. 配置 **T1OVR**；
3. 使能 **TIMER1**；
4. 计满溢出后，产生溢出信号。

珠海泰芯半导体版权所有，未经授权，请勿复制和传播

11.3 TIMER2

TIMER2 为 8 位向上定时器，其从 T2OVR 开始计数，当其计数值达到 0xFF 后，产生 TIMER2 溢出信号。其特性如下：

1. 支持时钟预分频功能；
2. 定时功能；
3. RTC 功能。

TIMER2 模块相关寄存器：

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
03Bh	T2CON0	-		T2CKS	-	T2FS[2:0]			T2EN	--0- 0000
03Dh	T2C	T2C[7:0]								0000 0000
03Fh	T2OVR	T2OVR[7:0]								XXXX XXXX

• TIMER2 控制寄存器(T2CON0, 03Bh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-		T2CKS	-	T2FS[2:0]			T2EN
Access	-		R/W	-	R/W			R/W
Default	-		0	-	000			0

Bit[5] **T2CKS**: TIMER2 时钟源选择位

0: 定时模式，选择内部 IRC16M 时钟源（16MHz）

1: RTC 模式，选择 XTAL 时钟源（32.768KHz）

Bit[3:1] **T2FS**: TIMER2 工作于定时模式时时钟分频选择

000: 不分频

001: 2 分频

010: 4 分频

011: 8 分频

100: 16 分频

101: 32 分频

110: 64 分频

111: 128 分频

TIMER2 工作于 RTC 模式时，T2FS 选择 RTC 定时(溢出)时间：

000: 0.5s

001: 1s

010: 2s

011: 4s

100: 10s

101: 20s

110: 30s

111: 60s

Bit[0] **T2EN**: TIMER2 使能位

- 1: 使能 TIMER2
- 0: 禁止 TIMER2

• **TIMER2 计数值(T2C, 03Dh):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T2C[7:0]							
Access	R							
Default	0x00							

Bit[7:0] **T2C[7:0]**: TIMER2 计数值

• **TIMER2 计数周期值(T2OVR, 03Fh):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T2OVR[7:0]							
Access	R/W							
Default	0xxx							

Bit[7:0] **T2OVR[7:0]**: 预设置的定时周期寄存器，实际定时周期为: **0xFF - T2OVR + 1**

TIMER2 做为普通的定时器时，其为 8-bit 定时器，当定时器的计数器达到 0xFF 后，产生 TIMER2 中断。定时器 TIMER2 做为 RTC 模式时，使用外置的 32.768K 做为定时时钟，可产生标准的 0.5S、1S、2S、4S、10S、20S、30S、60S 八种定时中断。

TIMER2 工作于定时模式时的配置流程如下:

1. 配置时钟分频 T2FS;
2. 配置 T2OVR;
3. 使能 TIMER2;
4. 计满溢出后，产生溢出信号。

TIMER2 工作于 RTC 模式时的配置流程如下:

1. 配置 RTC 模式 (T2CKS);
2. 配置 RTC 定时时间 (T2FS);
3. 使能 TIMER2 中断;
4. 使能 TIMER2;
5. 计满溢出后，上报 TIMER2 中断，表示相应定时时间到。

注意: TIMER2 工作于 RTC 模式时，软件配置 T2OVR 无效，硬件默认从 0x00 开始计数。

12. PWM

共包括 4 路 PWM, 其中:

- (1) PWM0、PWM2、PWM3、PWM4 均为 TIMER1 产生;

12.1 PWM SFR

PWM 模块相关寄存器:

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
050h	PWMCON0	HPWM1EN	-		PWM4EN	PWM3EN	PWM2EN	PWM1EN	PWM0EN	0--0 0000
051h	PWMCON1	HPWM1S	-		PWM4S	PWM3S	PWM2S	PWM1S	PWM0S	0--0 0000
053h	PWMD0	PWMD0[7:0]								xxxx xxxx
055h	PWMD1	PWMD1[7:0]								xxxx xxxx
057h	PWMD2	PWMD2[7:0]								xxxx xxxx
059h	PWMD3	PWMD3[7:0]								xxxx xxxx
05Bh	PWMD4	PWMD4[7:0]								xxxx xxxx
05Fh	PWM1DZ	-		DZF[2:0]				DZL[2:0]		--00 0000

• PWM 控制寄存器 0(PWMCON0, 050h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-		PWM4EN	PWM3EN	PWM2EN	-	PWM0EN
Access	-	-		R/W	R/W	R/W	-	R/W
Default	-	-		0	0	0	-	0

Bit[4:0] **PWMxEN**: PWMx 使能位(x=0、2、3、4)

1: 使能 PWMx

0: 关闭 PWMx

• PWM 控制寄存器 1(PWMCON1, 051h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-		PWM4S	PWM3S	PWM2S	-	PWM0S
Access	-	-		R/W	R/W	R/W	-	R/W
Default	-	-		0	0	0	-	0

Bit[4:0] **PWMxS**: PWMx 输出极性取反选择位(x=0、2、3、4)

1: 取反, T1C 小于等于 PWMxD 时输出低电平

0: 不取反, T1C 小于等于 PWMxD 时输出高电平

• PWM 占空比设置寄存器(PWMDx):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	PWMDx[7:0]							
Access	R/W							
Default	0xxx							

Bit[7:0] **PWMDx[7:0]**: PWMx 占空比设置(x=0、2、3、4)

• PWM1 互补输出死区配置寄存器(PWM1DZ, 05Fh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	-	-	-	-	-
Access	-	-	-	-	-	-	-	-
Default	-	-	-	-	-	-	-	-

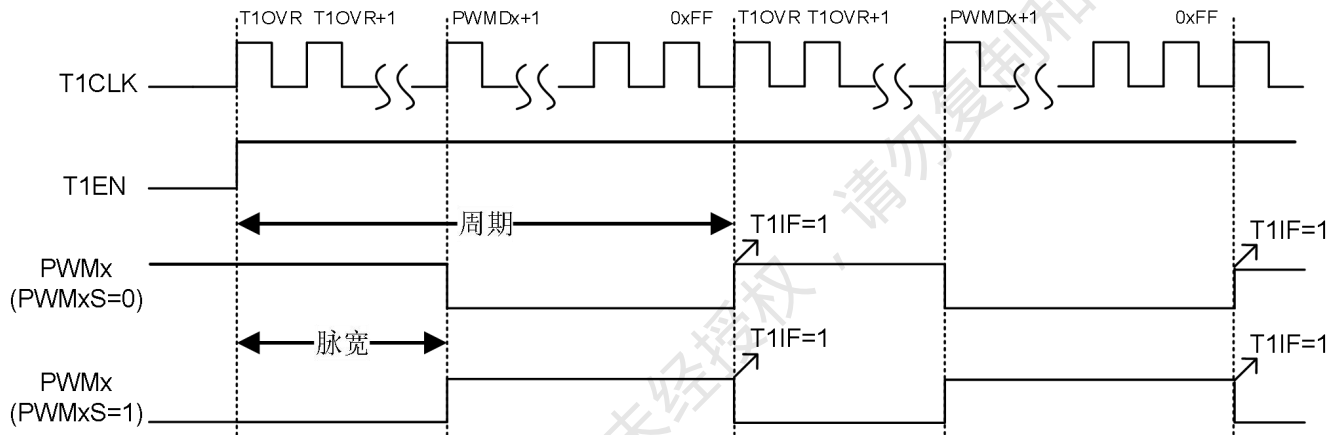
珠海泰芯半导体版权所有，未经授权，请勿复制和传播！

12.2 PWM配置流程

1. PWM 配置流程如下：

- 1) 配置 PWMx 对应 IO 口为输出并关闭开漏使能；
- 2) 配置 T1OVR；
- 3) 配置 PWMDx；
- 4) 配置 PWMxS；
- 5) 使能 PWMxEN；
- 6) 使能 TIMER1。

如下为 TIMER1 产生 PWMx 为例，波形输出如下：



软件按上述流程配置以后，使能 **TIMER1** 后，其从初值 **T1OVR** 开始向上计数，当计数到 **8'hFF**，产生 **TIMER1** 溢出中断，表示一个完整的 **PWM** 周期。占空比 = 脉宽/周期。

(1) 若 **PWMxS=0**，则：

计数值 **T1C** 位于 **[T1OVR, PWMDx]**时，输出高电平

计数值 **T1C** 位于 **[PWMDx + 1, 8'hFF]**时，输出低电平

(2) 若 **PWMxS=1**，则：

计数值 **T1C** 位于 **[T1OVR, PWMDx]**时，输出低电平

计数值 **T1C** 位于 **[PWMDx + 1, 8'hFF]**时，输出高电平

13. 低电压检测(LVD)

提供 8 档电压检测（LVD）功能，当 LVD 检测有效，LVDOOUT 标识将会置 1。

● **LVD 控制寄存器(LVDCON0, 02Eh):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	LVDOOUT	LV DEN	-			LVDSEL[2:0]		
Access	R	R/W	-			R/W		
Default	0	0	-			000		

Bit[7] **LVDOOUT**: 低压检测标志位

- 1: 低压检测有效
- 0: 低压检测无效

Bit[6] **LV DEN**: 低电压检测使能位

- 1: 使能 LVD
- 0: 关闭 LVD

Bit[2:0] **LVDSEL**: 低电压检测点选择

- 000: 2.0V
- 001: 2.2V
- 010: 2.5V
- 011: 2.7V
- 100: 2.9V
- 101: 3.2V
- 110: 4.0V
- 111: 4.3V

14. 模数转换器(ADC)

集成了一个 12 位 SAR ADC。

14.1 ADC SFR

ADC 模块相关寄存器:

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
060h	ADCON0	-	ADCCK[1:0]		ADCE	-				-000 ----
061h	ADCON1	-	-	-	ADCS	ADCEN	ADCVREF[2:0]			0--0 0000
062h	ADCON2	-				ADCADDR[3:0]				---- 0000
064h	ADCCFG0	ADCCH7	ADCCH6	ADCCH5	ADCCH4	ADCCH3	ADCCH2	ADCCH1	ADCCH0	0000 0000
065h	ADCCFG1	-			ADCCH12	ADCCH11	ADCCH10	ADCCH9	ADCCH8	---0 0000
066h	ADCOL	ADCOL[7:0]								0000 0000
067h	ADCOH	-				ADCOH[3:0]				---- 0000

• ADC 控制寄存器 0(ADCON0, 060h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	ADCCK[1:0]		ADCE	-			
Access	-	R/W		R/W	-			
Default	-	00		0	-			

Bit[6:5] ADCCK: ADC 时钟选择(ADC Clock)

00: $f_{ADC}=f_{RC16M}/16$

01: $f_{ADC}=f_{RC16M}/32$

10: $f_{ADC}=f_{RC16M}/64$

11: $f_{ADC}=f_{RC16M}/128$

Bit[4] ADCE: ADC 转换完成标志位(ADC End)

1: ADC 转换完成, 由软件清 0; 每次重新启动 ADCS 时硬件会清 ADCE

0: ADC 转换未完成

• ADC 控制寄存器 1(ADCON1, 061h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	ADCS	ADCEN	ADCVREF[2:0]		
Access	-	-	-	R/W	R/W	R/W		
Default	-	-	-	0	0	000		

Bit[4] ADCS: ADC 转换启动位(ADC Start)

0: 未启动转换

1: 启动转换 (硬件不会清 0 此位, 由软件清 0 终止转换)

Bit[3] ADCEN: ADC 使能位(ADC Enable)

1: 使能 ADC

0: 禁止 ADC

Bit[2:0] **ADCVREF: ADC 参考电压选择位(ADC Vref Select)**

- 000: 选择 VDD 做为参考电压
- 001: 无参考电压
- 010: 选择内部基准电压 1.024V 做为参考电压
- 011: 选择内部基准电压 2.048V 做为参考电压
- 100: 选择内部基准电压 3.072V 做为参考电压
- 101: 选择内部基准电压 4.096V 做为参考电压
- Others: 无参考电压

• **ADC 控制寄存器 2(ADCON2, 062h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-				ADCADDR[3:0]			
Access	-				R/W			
Default	-				0000			

- 0000: 选择外部输入通道 0 (ADC0)
- 0001: 选择外部输入通道 1 (ADC1)
- 0010: 选择外部输入通道 2 (ADC2)
- 0011: 选择外部输入通道 3 (ADC3)
- 0100: 选择外部输入通道 4 (ADC4)
- 0101: 选择外部输入通道 5 (ADC5)
- 0110: 选择外部输入通道 6 (ADC6)
- 0111: 选择外部输入通道 7 (ADC7)
- 1000: 选择外部输入通道 8 (ADC8)
- 1001: 选择外部输入通道 9 (ADC9)
- 1010: 选择外部输入通道 10 (ADC10)
- 1011: 选择外部输入通道 11 (ADC11)
- 1100: 选择外部输入通道 12 (ADC12)
- 1101: 选择内部特殊通道 (内部 VDD/4)
- 1110: 选择内部特殊通道 (GND)
- 1111: 选择内部特殊通道 (GND)

• **ADC 通道配置寄存器 0(ADCCFG0, 064h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	ADCCH7	ADCCH6	ADCCH5	ADCCH4	ADCCH3	ADCCH2	ADCCH1	ADCCH0
Access	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Default	0	0	0	0	0	0	0	0

- Bit[7] **ADCCH7:** AD7 对应的 IO 口做为 ADC 功能, 高电平有效
- Bit[6] **ADCCH6:** AD6 对应的 IO 口做为 ADC 功能, 高电平有效
- Bit[5] **ADCCH5:** AD5 对应的 IO 口做为 ADC 功能, 高电平有效
- Bit[4] **ADCCH4:** AD4 对应的 IO 口做为 ADC 功能, 高电平有效

- Bit[3] **ADCCH3**: AD3 对应的 IO 口做为 ADC 功能, 高电平有效
 Bit[2] **ADCCH2**: AD2 对应的 IO 口做为 ADC 功能, 高电平有效
 Bit[1] **ADCCH1**: AD1 对应的 IO 口做为 ADC 功能, 高电平有效
 Bit[0] **ADCCH0**: AD0 对应的 IO 口做为 ADC 功能, 高电平有效

• ADC 通道配置寄存器 1(ADCCFG1, 065h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-			ADCCH12	ADCCH11	ADCCH10	ADCCH9	ADCCH8
Access	-			R/W	R/W	R/W	R/W	R/W
Default	-			0	0	0	0	0

- Bit[4] **ADCCH12**: AD12 对应的 IO 口做为 ADC 功能, 高电平有效
 Bit[3] **ADCCH11**: AD11 对应的 IO 口做为 ADC 功能, 高电平有效
 Bit[2] **ADCCH10**: AD10 对应的 IO 口做为 ADC 功能, 高电平有效
 Bit[1] **ADCCH9**: AD9 对应的 IO 口做为 ADC 功能, 高电平有效
 Bit[0] **ADCCH8**: AD8 对应的 IO 口做为 ADC 功能, 高电平有效

• ADC 转换结果低 8 位寄存器(ADCOL, 066h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	ADCOL[7:0]							
Access	R							
Default	0x00							

Bit[7:0] **ADCOL**: ADC 转换结果低 8 位

• ADC 转换结果高 4 位寄存器(ADCOH, 067h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-				ADCOH[3:0]			
Access	-				R			
Default	-				0000			

Bit[3:0] **ADCOH**: ADC 转换结果高 4 位

其与 ADCOL 组成 12 位转换结果值: {ADCOH[3:0], ADCOL[7:0]}

14.2 ADC配置流程

1. ADC 转换应用时的配置流程如下：

- 1) 配置 ADC 时钟 (ADCCK)。
- 2) 配置 ADC 通道 ADCCHx 和 ADCADDR。
- 3) 配置 ADC 参考电压 ADCVREF。
- 4) 使能 ADC (ADCEN=1)，同时 ADC 中断也可以打开 (ADCIE=1)。
- 5) 配置 ADCON1 的 ADCS=1，启动 ADC 转换 (连续转换时 ADCS 只需启动一次，以后一直保持为 1，软件清 0 才停止 ADC 转换)，中断发生后中断程序读取 ADC 转换数据。如果没有开启 ADC 中断 (ADCIE=0)，则需要读 ADCE，读到 ADCE 为 1 时读取 ADC 转换数据，并软件把 ADCE 清 0。

珠海泰芯半导体版权所有，未经授权，请勿复制和传播。

15. 看门狗定时器(WDT)

看门狗定时器（WDT）无需任何外部电路即可工作，睡眠模式同样工作，启用看门狗使超时发生后 MCU 重启复位。

在一般操作或睡眠模式情况下，看门狗定时器溢出会导致 MCU 复位同时 TO 位被清零。

看门狗溢出时间可以通过配置选项 0 的 SUT[1:0]设置为 8ms、16ms、128ms、256ms，溢出周期变长可以通过设置 PS[2:0]使看门狗定时器分频最大达到 1:128，溢出周期最大为 32.7 秒。

STOP 下的 WDT 溢出复位会导致芯片复位，在进睡眠之前还没完成的操作不会再继续。

CLRWDW 指令能使 WDT 和预置器清零。

STOP 指令能使 WDT 和预置器清零。

WDT 相关寄存器：

• **WDT 控制寄存器(WDTCON, 017h)：**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	LRCEN	WDTSEL	WDTEN	TO	PD	PS[2:0]		
Access	R/W	R/W	R/W	R	R	R/W		
Default	1	0	1	1	1	111		

Bit[7] **LRCEN:** 内部 RC32K 时钟使能位

1: 使能 RC32K 时钟

0: 禁止 RC32K 时钟

Bit[6] **WDTSEL:** WDT 功能选择位

1: WDT 溢出唤醒，可以唤醒 IDLE 或 STOP 模式

0: WDT 溢出复位

注意：NORMAL 模式时，WDT 溢出只会复位。

Bit[5] **WDTEN:** WDT 使能位

1: 使能 WDT

0: 禁止 WDT

Bit[4] **TO:** 时间溢出标志

1: 当系统上电时或执行“CLRWDW”或“STOP”指令后

0: 看门狗定时器溢出

Bit[3] **PD:** Powerdown flag bit

1: 当系统上电时或执行“CLRWDW”指令后

0: 当执行“STOP”指令后

Bit[2:0] **PS[2:0]:** WDT 时钟分频选择控制位

000: WDT Rate=1:1

001: WDT Rate=1:2

010: WDT Rate=1:4

011: WDT Rate=1:8

100: WDT Rate=1:16

101: WDT Rate=1:32

110: WDT Rate=1:64

111: WDT Rate=1:128

16. 复位系统(RESET)

有 3 种复位方式：

1. 上电复位(POR)：上电过程中电压低于某一电压值时芯片保持复位，直到高于 POR 门限；
2. 低压复位(LVR)：当检测到电压低于某一电压值时会对芯片复位，保证芯片只在正常电压范围内工作；
3. 看门狗 WDT 溢出复位：看门狗超时后 MCU 重启复位。

根据不同的复位方式硬件对 TO 和 PD 位置 1 或清零。

TO、PD 状态位影响事件

No.	事件	TO	PD
1	Power-on	1	1
2	WDT Time-Out	0	u
3	STOP instruction	1	0
4	CLRWDWT instruction	1	1

复位时序：

1. 复位锁存器置 1
2. 当内部的 POR、LVR、外部复位或 WDT 溢出复位脉冲加载完成后，PWRT 开始计数
3. PWRT 溢出以后，OST 开始计数延迟
4. OST 延迟完成以后，复位锁存器清零芯片最后得到的复位信号

POR 检测 VDD 上跳功能：

为了防止程序跑飞，POR 自带 LVR 电压点 1.72V(±0.2V)，并且在 VDD 电压从低电压突然上跳至高电压时，POR 也会产生复位信号，VDD 上跳时间越小越容易产生复位信号，例如典型情况下：

- 1、VDD 上跳电压 $\Delta V=0.1V$ 的情况下，上跳时间 $\Delta t < 10\mu s$ ，VDD 从 1.8V 上跳至 1.9V 时会产生复位信号。
- 2、VDD 上跳电压 $\Delta V=1V$ 的情况下，上跳时间 $\Delta t < 100\mu s$ ，当 VDD 从 1.8V 上跳至 2.8V 时会产生复位信号。
- 3、POR 模块电流 0.55uA，且常开不能关闭。

上跳电压 ΔV 和上跳时间 Δt 的关系如下：

VDD 起始电压	VDD 终止电压	VDD 上跳电压 ΔV	产生复位信号条件
2.0V	2.1V	0.1V	$\Delta t < 100ns$
1.9V	2.0V	0.1V	$\Delta t < 1\mu s$
1.8V	1.9V	0.1V	$\Delta t < 10\mu s$
3.9V	4.9V	1V	$\Delta t < 10ns$
3.8V	4.8V	1V	$\Delta t < 100ns$
3.2V	4.2V	1V	$\Delta t < 1\mu s$
2.1V	3.1V	1V	$\Delta t < 10\mu s$
1.8V	2.8V	1V	$\Delta t < 100\mu s$

PWRT(Power-up Reset TIMER)：上电复位计数器

上电复位计数器延迟时间由 SUT[2:0]设置，只要 PWRT 在运行，IC 就一直保持在复位状态。
Vdd、温度和其他变化而会影响 PWRT 控制 IC 的延迟时间。

上电复位时间：

Oscillator Mode	POR/LVR/RST	WDT time-out Reset
RC	16ms /8ms /256ms /128ms	128us

OST(Oscillator Start-up TIMER): 振荡启动计数器

在上电过程中，PWRT 延迟时间(16/8/256/128ms)之后振荡启动计数器会再提供一个 64 个周期的延迟以使内部 RC16M 时钟稳定，当 OST 计数时，IC 保持为复位状态，直到 OST 计满后复位撤除。
另外 RC16M 信号振幅需达到振荡器输入最大振幅后，OST 计数器才开始计数。

• LVR 及时钟输出控制寄存器(PCON, 02Fh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	OSCOUT	-						LVREN
Access	R/W	-						R/W
Default	0	-						1

Bit[7] **OSCOUT**: 时钟输出使能

- 1: P11 脚输出晶振时钟，RC32K 时钟通过 P03 输出，RC16M 分频 1M 时钟通过 P04 输出
- 0: P03、P04、P11 脚不输出时钟

Bit[0] **LVREN**: 低压复位使能

- 1: 当 OPTION 中 LVRSEL 不为 3'b000 时开启低压复位
- 0: 关闭低压复位

注意:STOP 指令前关闭 LVREN、LVDEN、ADCEN 才能在执行 STOP 指令后处于低功耗状态

17. 电气特性

17.1 电气特性极限参数

表 6 极限参数

参	标	条	范	单
供	V _{DD}	-	-0	V
输	V _I	所	-0.3	V
工	T _A	-	-40	°C
储	T _{STG}	-	-40	°C

17.2 直流特性

表 7 如无特殊说明 V_{DD} = 2.5V~3.6V, Temp = 25°C

参数	标号	条件	最小值	典型值	最大值	单位
工作电压	V _{DD}	ADC Enable	2.7	3.3	3.6	V
CPU 时钟	F _{CPU}	V _{DD} =3.0V~3.6V		8		MHz
		V _{DD} =2.0V~3.0V		4		
输入高电压	V _{IH}		0.7V _{DD}			V
输入低电压	V _{IL}				0.3V _{DD}	V
IO 输出拉电流	I _{OH}	V _{DD} =3V, V _{OH} =0.9V _{DD}		4.5		mA
IO 输出灌电流	I _{OHM}	V _{DD} =3V, V _{OL} =0.1V _{DD}		10		mA
输入上拉电阻	R _{PH}	V _{DD} =3V		32		KΩ
输入下拉电阻	R _{PL}	V _{DD} =3V		30		KΩ
WDT 电流	I _{WDT}	V _{DD} =3V		0.5		uA
WDT 周期	T _{WDT}	V _{DD} =3V		16.4		mS
CPU 正常工作模式电流	I _{NM}	Normal mode, V _{DD} =3V, ADC enable, F _{cpu} =4MHz		2		mA
		Normal mode, V _{DD} =3V, ADC disable, F _{cpu} =4MHz		1		
低功耗模式电流	I _{SM}	STOP mode, V _{DD} =3V, WDT enable		2.5		uA
		STOP mode, V _{DD} =3V, WDT disable		0.5		

17.3 振荡器特性

表 8 如无特殊说明 $V_{DD} = 3.0V$, $T_A = 25^\circ C$

参数	标号	条件	最小值	典型值	最大值	单位
高速时钟精度		$V_{DD} = 3.0V/@25^\circ C$	-1	-	1	%
		$V_{DD} = 2.5V\sim 3.6V/@25^\circ C$	-1.5	-	+1.5	%
		$V_{DD} = 2.5V\sim 3.6V/-40\sim 85^\circ C$	-2	-	+2	%
高速时钟电流		$V_{DD} = 3.0V$	380	400	560	μA
低速时钟精度		$V_{DD} = 5.0V/@25^\circ C$	-5	-	+5	%
		$V_{DD} = 2.5V\sim 5.5V/@25^\circ C$	-10	-	+10	%
		$V_{DD} = 2.5V\sim 5.5V/-40\sim 85^\circ C$	-15	-	+15	%
低速时钟电流		$V_{DD} = 5.0V$	0.5	0.8	0.8	μA

17.4 ADC特性

表 9 如无特殊说明 $V_{DD} = 3.0V$, $T_A = 25^\circ C$

参数	标号	条件	最小值	典型值	最大值	单位
工作电压范围	V_{AD}		2.4	3.0	3.6	V
精度	N_R	$V_{REF} = 3.0V$	---	11	12	bit
输入电压	V_{AIN}		GND	---	V_{REF}	V
输入电阻	R_{AIN}	$V_{IN} = 3.0V$	2	---	---	$M\Omega$
内部参考电压	V_{REFIN}	$V_{DD} = 3.0V$	1.004	1.024	1.044	V
			2.028	2.048	2.068	
			3.057	3.072	3.092	
			4.076	4.096	4.116	
内部参考电压温度系数	TC_{REF}				60	ppm/ $^\circ C$
输入源推荐阻抗	Z_{AIN}		---	---	1	$k\Omega$
A/D 转换电流	I_{AD}	ADC 模块工作, $V_{DD} = 3.0V$	---	1.0	3	mA
A/D 输入电流	I_{ADIN}	$V_{DD} = 3.0V$	---	---	10	μA
微分非线性误差	D_{LE}	$V_{DD} = 3.0V$, $V_{REF} = 3.0V$ ADC_CLK $\leq 500KHz$	---	---	± 1	LSB
积分非线性误差	I_{LE}	$V_{DD} = 3.0V$, $V_{REF} = 3.0V$ ADC_CLK $\leq 500KHz$	---	---	± 2	LSB
满刻度误差	E_F	$V_{DD} = 3.0V$, $V_{REF} = 3.0V$ ADC_CLK $\leq 500KHz$	---	± 1	± 3	LSB
偏移量误差	E_Z	$V_{DD} = 3.0V$, $V_{REF} = 3.0V$ ADC_CLK $\leq 500KHz$	---	± 0.5	± 2	LSB
总绝对误差	E_{AD}	$V_{DD} = 3.0V$, $V_{REF} = 3.0V$ ADC_CLK $\leq 500KHz$	---	---	± 3	LSB
ADC 时钟周期	t_{AD}		14	---	112	μs
总转换时间	T_{CON}		---	14	---	t_{AD}

17.5 RF指标

符号	参数	条件	最小值	典型值	最大值	单位
f_{op}	工作频率	-	2400	-	2525	MHz
PLL_{res}	PLL 编程分辨率	-	-	1	-	MHz
f_{XTAL}	晶振频率	-	-	16	-	MHz
DR	数据速率	-	1	-	2	Mbps
Δf_{1M}	频率偏差为 1Mbps	-	-	250	-	KHz
Δf_{2M}	频率偏差为 2Mbps	-	-	320	-	KHz

17.6 TX指标

符号	参数	条件	最小值	典型值	最大值	单位
PRFC	输出功率范围	-	-34	-	8	dBm

17.7 RX指标

符号	参数	条件	最小值	典型值	最大值	单位
RX_{max}	误码率<0.1%时的最大接收幅度	-	-	-10	-	dBm
RXSENS1	接收灵敏度 (0.1%BER) @2Mbps	-	-	-87	-	dBm
RXSENS2	接收灵敏度 (0.1%BER) @1Mbps	-	-	-90	-	dBm

18. 封装尺寸图

18.1 SOP16封装

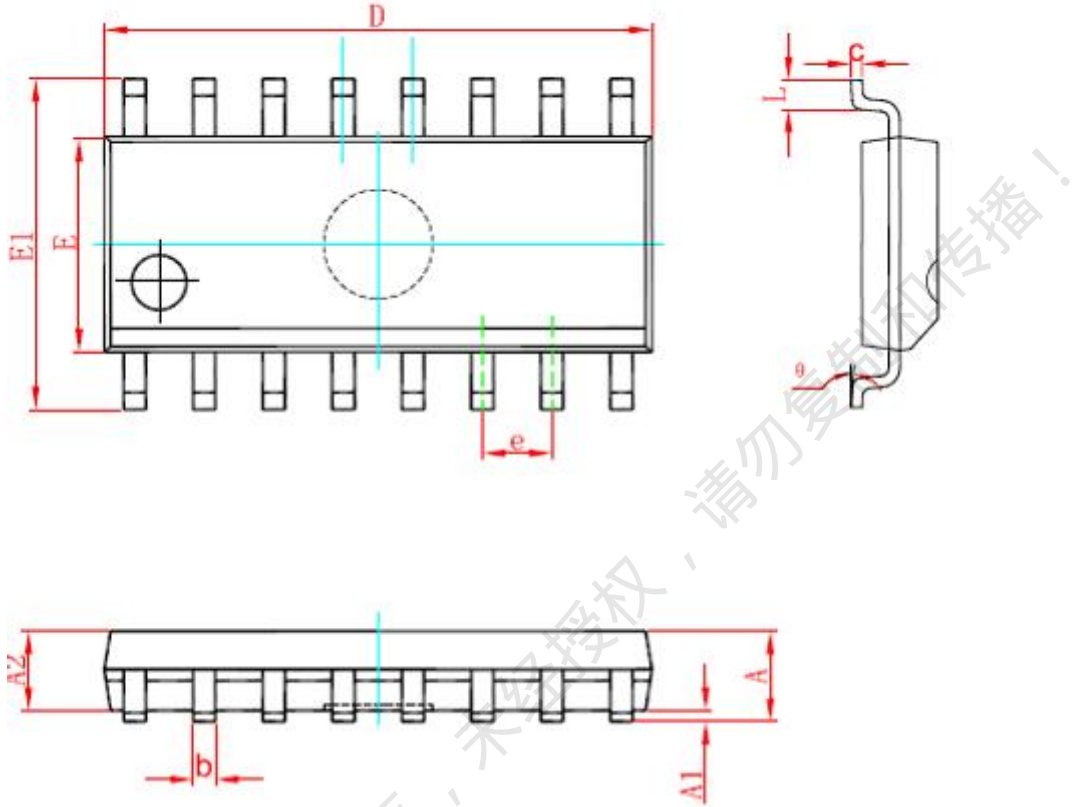


图 7 SOP16 封装图

表 10 SOP16 封装尺寸

符号	尺寸 (mm 单位)			符号	尺寸 (Inches 单位)		
	最小值	典型值	最大值		最小值	典型值	最大值
A	1.35	-	1.75	A	0.053	-	0.069
A1	0.10	-	0.25	A1	0.004	-	0.010
A2	1.35	-	1.55	A2	0.053	-	0.061
b	0.33	-	0.51	b	0.013	-	0.020
c	0.17	-	0.25	c	0.007	-	0.010
D	9.80	-	10.2	D	0.386	-	0.402
E	3.80	-	4.00	E	0.150	-	0.157
E1	5.80	-	6.20	E1	0.228	-	0.244
e	-	1.270	-	e	-	0.050	-
L	0.40	-	1.27	L	0.016	-	-
θ	0°	-	8°	θ	0°	-	8°

19. 历史记录

版本号	修改记录	发布日期
V1.0	初版	2023-10-14
V1.1	1、修改ADC配置流程 2、修改直流电气特性，低功耗模式电流值	2023-10-23
V1.2	1、修改P15\P14\P13引脚配置和描述 2、去掉HPWM1的描述和配置	2024-01-10

珠海泰芯半导体版权所有，未经授权，请勿复制和传播